

13. 4. 2004

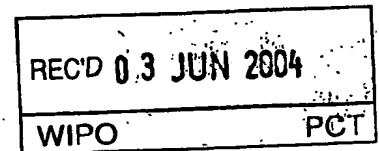
日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 1 4 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 1 0 9 2 1 7
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 1 0 9 2 1 7]



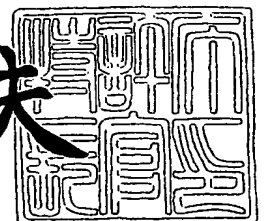
出 願 人 株式会社リコー
Applicant(s):

PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1 (a) OR (b)

2 0 0 4 年 5 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 189030

【提出日】 平成15年 4月14日

【あて先】 特許庁長官殿

【国際特許分類】 H02M 3/00

【発明の名称】 D C - D C コンバータ

【請求項の数】 4

【発明者】

 【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社リコー内

 【氏名】 加藤 智成

【特許出願人】

 【識別番号】 000006747

 【住所又は居所】 東京都大田区中馬込1丁目3番6号

 【氏名又は名称】 株式会社リコー

【代理人】

 【識別番号】 100086405

 【弁理士】

 【氏名又は名称】 河宮 治

【選任した代理人】

 【識別番号】 100098280

 【弁理士】

 【氏名又は名称】 石野 正弘

【手数料の表示】

 【予納台帳番号】 163028

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【包括委任状番号】 9808860

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 DC-DCコンバータ

【特許請求の範囲】

【請求項 1】 入力された電圧を所定の定電圧に変換して第 1 の出力端子から出力する定電圧回路部と、該定電圧回路部から入力された電圧を所定の電圧に変換して第 2 の出力端子から出力するチャージポンプ回路部とを備えた、チャージポンプ式の DC-DC コンバータにおいて、

前記定電圧回路部の出力電流を電圧に変換して出力する電流検出回路部と、

前記第 1 の出力端子の電圧を検出し、該検出した電圧に比例した第 1 の検出電圧を生成して出力する第 1 の出力電圧検出回路部と、

前記電流検出回路部から出力された電圧と前記第 1 の検出電圧とを比較し、電流検出回路部から出力された電圧が前記第 1 の検出電圧よりも大きくなると、前記定電圧回路部の出力電圧と出力電流を共に低下させる第 1 の過電流保護回路部と、

前記チャージポンプ回路部の出力電圧を検出し、該検出した電圧に比例した第 2 の検出電圧を生成して出力する第 2 の出力電圧検出回路部と、

前記電流検出回路から出力された電圧と前記第 2 の検出電圧とを比較し、前記電流検出回路から出力された電圧が前記第 2 の検出電圧よりも大きくなると、前記定電圧回路部の出力電圧と出力電流を共に低下させる第 2 の過電流保護回路部と、

を備えることを特徴とする DC-DC コンバータ。

【請求項 2】 前記第 1 の出力電圧検出部は、前記定電圧回路部の出力電圧が前記チャージポンプ回路部の出力電圧よりも大きくなると、前記第 2 の検出電圧よりも大きくなるように第 1 の検出電圧を生成して出力することを特徴とする請求項 1 記載の DC-DC コンバータ。

【請求項 3】 前記第 1 の過電流保護回路部は、前記定電圧回路部の出力電圧が前記チャージポンプ回路部の出力電圧よりも小さい場合に作動することを特徴とする請求項 1 又は 2 記載の DC-DC コンバータ。

【請求項 4】 前記第 2 の過電流保護回路部は、前記チャージポンプ回路部

の出力電圧が前記定電圧回路部の出力電圧よりも小さい場合に作動することを特徴とする請求項 1、2 又は 3 記載の DC-DC コンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、前段に定電圧回路を備えたチャージポンプ式の DC-DC コンバータに関し、特に過電流保護回路を有するチャージポンプ式の DC-DC コンバータに関するものである。

【0002】

【従来の技術】

従来、チャージポンプ式の DC-DC コンバータは、小電流負荷に対して、高効率で高電圧が得られ、更にトランスやインダクタ等の部品が不要であるため、すべての回路を 1 つの IC に集積することができ、メモリ回路や CCD ドライブ回路、LCD ドライブ回路等に広く使用されている。

しかし、通常、チャージポンプ式の DC-DC コンバータは、入力電圧の整数倍の電圧しか生成することができなかった。このような問題を解決するために、チャージポンプ式の DC-DC コンバータの前段に、可変電圧源を追加してチャージポンプ式の DC-DC コンバータの入力電圧を任意の値に設定できるようにし、チャージポンプ式の DC-DC コンバータから任意の出力電圧が得られるようにしていた（例えば、特許文献 1 参照。）。

【0003】

このように、前段に可変電圧源を備えたチャージポンプ式の DC-DC コンバータの過電流保護回路は、従来、図 4 に示すように前段の可変電圧源に定電圧回路を使用し、その定電圧回路に過電流保護回路を備えていた。

図 4 の DC-DC コンバータ 100 は、定電圧回路部 101 とチャージポンプ回路部 102 で構成されている。更に、定電圧回路部 101 は、電圧制御部 103 と過電流保護回路部 104 で構成されている。電圧制御部 103 は、電圧制御トランジスタ M_a 、定電圧回路部 101 の出力電圧 V_{oA} に比例した検出電圧 V_{dA} を生成して出力する抵抗 R_a 、 R_b 、所定の基準電圧 V_{rA} を生成して出力

する基準電圧発生回路 111、及び演算増幅器 AMP a で構成されている。

【0004】

演算増幅器 AMP a は、検出電圧 V_{dA} が基準電圧 V_{rA} に等しくなるように電圧制御トランジスタ M_a のゲート電圧を制御する。その結果、定電圧回路部 101 の出力電圧 V_{oA} は $V_{rA} \times (R_a + R_b) / R_b$ となる。なお、 R_a は抵抗 R_a の抵抗値を、 R_b は抵抗 R_b の抵抗値をそれぞれ示している。

過電流保護回路部 104 は、電圧制御トランジスタ M_a に流れている電流を検出する電流検出トランジスタ M_b 、電流検出トランジスタ M_b に流れる電流値を電圧に変換する抵抗 R_c 、抵抗 R_c に発生する電圧と検出電圧 V_{dA} を比較する演算増幅器 AMP b、電圧制御トランジスタ M_a の出力電流を制御する電流制御トランジスタ M_c で構成されている。

【0005】

定電圧回路部 101 の出力電流 i_{oA} が、図 5 で示す i_a まで増加すると、演算増幅器 AMP b の反転入力端の電圧が検出電圧 V_{dA} を超え、電流制御トランジスタ M_c がオンし、電圧制御トランジスタ M_a のゲート電圧を上昇させる。このため、定電圧回路部 101 の出力電圧 V_{oA} を低下させると共に、電圧制御トランジスタ M_a から出力される電流 i_{oA} の増加を抑える。また、定電圧回路部 101 の出力電圧 V_{oA} が低下すると、検出電圧 V_{dA} も低下することから、電圧制御トランジスタ M_a から出力される電流 i_{oA} が減少し始める。このような出力電圧 V_{oA} と出力電流 i_{oA} との関係を図 5 に示す。なお、図 5 において、OUT a で示した特性は定電圧回路部 101 の出力電圧 V_{oA} と出力電流 i_{oA} との関係を示し、OUT b で示した特性はチャージポンプ回路部 102 の出力電圧 V_{oB} と出力電流 i_{oB} との関係を示している。

【0006】

図 5 で示すように、定電圧回路部 101 の出力電圧 V_{oA} が 0 V まで低下しても、出力電流 i_{oA} は i_b までしか減少しないようにしている。これは、過電流保護回路部 104 で出力電流 i_{oA} を 0 A まで絞ってしまうと、定電圧回路部 101 の出力電圧 V_{oA} が 0 V から立ち上がる際に、定電圧回路部 101 の出力電圧 V_{oA} が立ち上がらなくなってしまう可能性があるからである。定電圧回路部

101の出力電圧 V_{OA} が0Vのとき、出力電流 i_{OA} として i_b の電流が流れるようにするために、演算増幅器AMPbの反転入力端には正のオフセット電圧が発生するようにしてある。オフセット電圧を発生させる方法としては、演算増幅器AMPbの2つの入力に使用されているトランジスタのサイズを変える方法等がある。

【0007】

チャージポンプ回路部102は、MOSトランジスタであるスイッチ素子SWa～SWd、コンデンサCa～Cc、スイッチ素子SWa～SWdのスイッチング制御を行うクロック発生回路112で構成されている。クロック発生回路112は、クロック信号CLKa～CLKcをそれぞれ生成して出力する。スイッチ素子SWaはクロック信号CLKaで、スイッチ素子SWdはクロック信号CLKbで、スイッチ素子SWb及びSWcはクロック信号CLKcでそれぞれスイッチング制御される。クロック信号CLKaとクロック信号CLKbは逆位相の関係にあり、クロック信号CLKaがローレベルのときはスイッチ素子SWaがオンし、クロック信号CLKbがハイレベルのときにスイッチ素子SWdがオンするため、スイッチ素子SWaとスイッチ素子SWdは同時にオン又はオフする。

【0008】

また、クロック信号CLKcがローレベルのときスイッチ素子SWbとスイッチ素子SWcがそれぞれオンする。スイッチ素子SWaとスイッチ素子SWdがそれぞれオンすると、コンデンサCbは定電圧回路部101の出力電圧 V_{OA} で充電され、スイッチ素子SWbとスイッチ素子SWdがそれぞれオンすると、コンデンサCbの電圧がコンデンサCaに加算され、該加算された電圧でコンデンサCcを充電するため、コンデンサCcの電圧は定電圧回路部101の出力電圧 V_{OA} を2倍した電圧になり、該電圧がチャージポンプ回路部の出力電圧 V_{OB} になる。チャージポンプ回路部102の出力電圧 V_{OB} が定電圧回路部101の出力電圧 V_{OA} の2倍になるため、図5で示すように、チャージポンプ回路部102の出力電流 i_{OB} は、定電圧回路部101の出力電流 i_{OA} の半分になる。

【0009】

【特許文献1】

特開平5-111241号公報

【0010】

【発明が解決しようとする課題】

しかし、このような従来の回路では、チャージポンプ回路部102の出力端子OUTbが接地電圧に短絡した場合でも、定電圧回路部101の出力端子OUTaとチャージポンプ回路部102の出力端子OUTbとの間にスイッチ素子が介在しているため、定電圧回路部101の出力電圧 V_{OA} は0Vにならず、図5で示す電圧 V_s までしか下がらなかった。このため、定電圧回路部101から供給される電流 i_{OA} は、定電圧回路部101の出力端子OUTaが接地電圧に短絡したときに流れる電流 i_b よりも大きい電流 i_c が流れてしまうという問題があった。

【0011】

本発明は、上記のような問題を解決するためになされたものであり、チャージポンプ回路部の出力端子が接地電圧に短絡した場合でも、チャージポンプ回路部から出力される電流を所望の電流値まで低下させることができる過電流保護回路を有する、前段に定電圧回路を備えたチャージポンプ式のDC-DCコンバータを得ることを目的とする。

【0012】

【課題を解決するための手段】

この発明に係るDC-DCコンバータは、入力された電圧を所定の定電圧に変換して第1の出力端子から出力する定電圧回路部と、該定電圧回路部から入力された電圧を所定の電圧に変換して第2の出力端子から出力するチャージポンプ回路部とを備えた、チャージポンプ式のDC-DCコンバータにおいて、

前記定電圧回路部の出力電流を電圧に変換して出力する電流検出回路部と、

前記第1の出力端子の電圧を検出し、該検出した電圧に比例した第1の検出電圧を生成して出力する第1の出力電圧検出回路部と、

前記電流検出回路部から出力された電圧と前記第1の検出電圧とを比較し、電流検出回路部から出力された電圧が前記第1の検出電圧よりも大きくなると、前

記定電圧回路部の出力電圧と出力電流を共に低下させる第1の過電流保護回路部と、

前記チャージポンプ回路部の出力電圧を検出し、該検出した電圧に比例した第2の検出電圧を生成して出力する第2の出力電圧検出回路部と、

前記電流検出回路から出力された電圧と前記第2の検出電圧とを比較し、前記電流検出回路から出力された電圧が前記第2の検出電圧よりも大きくなると、前記定電圧回路部の出力電圧と出力電流を共に低下させる第2の過電流保護回路部と、

を備えるものである。

【0013】

具体的には、前記第1の出力電圧検出部は、前記定電圧回路部の出力電圧が前記チャージポンプ回路部の出力電圧よりも大きくなると、前記第2の検出電圧よりも大きくなるように第1の検出電圧を生成して出力するようにした。

【0014】

また、前記第1の過電流保護回路部は、前記定電圧回路部の出力電圧が前記チャージポンプ回路部の出力電圧よりも小さい場合に作動するようにした。

【0015】

また、前記第2の過電流保護回路部は、前記チャージポンプ回路部の出力電圧が前記定電圧回路部の出力電圧よりも小さい場合に作動するようにした。

【0016】

【発明の実施の形態】

次に、図面に示す実施の形態に基づいて、本発明を詳細に説明する。

第1の実施の形態.

図1は、本発明の第1の実施の形態におけるDC-DCコンバータの例を示した回路図である。

図1において、DC-DCコンバータ1は、入力端子IN1に入力された入力電圧 V_{i1} からあらかじめ設定された定電圧を生成し出力電圧 V_{o1} として第1の出力端子OUT1から出力する定電圧回路部2と、該定電圧回路部2の出力電圧 V_{o1} が入力され、該出力電圧 V_{o1} を整数倍して出力電圧 V_{o2} として第2

の出力端子OUT2から出力するチャージポンプ回路部3とで構成されている。

【0017】

また、定電圧回路部2は、出力電圧 V_{o1} が所定の定電圧 V_1 で一定になるように制御する電圧制御部11と、第1の出力端子OUT1から出力される電流 i_{o1} 及び第2の出力端子OUT2から出力される電流 i_{o2} をそれぞれ検出し、該検出した出力電流 i_{o1} が所定値 i_1 以上及び／又は出力電流 i_{o2} が所定値 i_2 以上になると出力電圧 V_{o1} と出力電流 i_{o1} の特性がフの字特性になるように出力電圧 V_{o1} と出力電流 i_{o1} を共に低下させる過電流保護回路部12とを備えている。

【0018】

電圧制御部11は、演算増幅器AMP1、所定の基準電圧 V_{r1} を生成して出力する基準電圧発生回路21、PMOSトランジスタからなる電圧制御トランジスタM1及び抵抗 R_1 、 R_2 で構成されている。入力端子IN1と接地電圧との間には、電圧制御トランジスタM1、抵抗 R_1 及び抵抗 R_2 が直列に接続されており、電圧制御トランジスタM1と抵抗 R_1 との接続部は第1の出力端子OUT1に接続されている。抵抗 R_1 及び抵抗 R_2 の直列回路は、出力電圧 V_{o1} に比例した第1の検出電圧 V_{d1} を生成して演算増幅器AMP1の非反転入力端に出力する。演算増幅器AMP1の反転入力端には基準電圧 V_{r1} が入力され、演算増幅器AMP1の出力端は電圧制御トランジスタM1のゲートに接続されている。

【0019】

一方、過電流保護回路部12は、演算増幅器AMP2、AMP3、PMOSトランジスタからなる電流検出トランジスタM2、PMOSトランジスタからなる電流制御トランジスタM3、M4及び抵抗 $R_3 \sim R_5$ で構成されている。入力端子IN1と接地電圧との間には、電流検出トランジスタM2と抵抗 R_3 が直列に接続されており、電流検出トランジスタM2のゲートは、演算増幅器AMP1の出力端に接続されている。電流検出トランジスタM2と抵抗 R_3 との接続部は、演算増幅器AMP2及びAMP3の各反転入力端にそれぞれ接続されている。

【0020】

また、入力端子 $IN1$ と電圧制御トランジスタ $M1$ のゲートとの間には、電流制御トランジスタ $M3$ 及び $M4$ が並列に接続されており、電流制御トランジスタ $M3$ のゲートには演算増幅器 $AMP2$ の出力端が、電流制御トランジスタ $M4$ のゲートには演算増幅器 $AMP3$ の出力端がそれぞれ接続されている。第2の出力端子 $OUT2$ と接地電圧との間には、抵抗 $R4$ 及び抵抗 $R5$ が直列に接続され、抵抗 $R4$ 及び抵抗 $R5$ の直列回路は、出力電圧 V_{o2} に比例した第2の検出電圧 V_{d2} を生成して演算増幅器 $AMP3$ の非反転入力端に出力する。また、演算増幅器 $AMP2$ の非反転入力端には、第1の検出電圧 V_{d1} が入力されている。

【0021】

次に、チャージポンプ回路部3は、MOSトランジスタからなる各スイッチ素子 $SW1 \sim SW4$ 、コンデンサ $C1 \sim C3$ 及びスイッチ素子 $SW1 \sim SW4$ のスイッチング制御を行うクロック発生回路25で構成されている。スイッチ素子 $SW1 \sim SW3$ はPMOSトランジスタからなり、スイッチ素子 $SW4$ はNMOSトランジスタからなる。第1の出力端子 $OUT1$ と第2の出力端子 $OUT2$ との間には、スイッチ素子 $SW1$ 及び $SW3$ が直列に接続されており、第1の出力端子 $OUT1$ と接地電圧との間にはスイッチ素子 $SW2$ 及び $SW4$ が直列に接続されている。

【0022】

クロック発生回路25は、クロック信号 $CLK1 \sim CLK3$ をそれぞれ生成して出力し、スイッチ素子 $SW1$ のゲートにはクロック信号 $CLK1$ が、スイッチ素子 $SW2$ 及び $SW3$ の各ゲートにはクロック信号 $CLK3$ が、スイッチ素子 $SW4$ にはクロック信号 $CLK2$ がそれぞれ入力されている。また、第2の出力端子 $OUT1$ と接地電圧との間にはコンデンサ $C1$ が、第2の出力端子 $OUT2$ と接地電圧との間にはコンデンサ $C3$ がそれぞれ接続され、スイッチ素子 $SW1$ 及びスイッチ素子 $SW3$ の接続部とスイッチ素子 $SW2$ 及びスイッチ素子 $SW4$ の接続部との間にはコンデンサ $C2$ が接続されている。

【0023】

このような構成において、電圧制御部11において、演算増幅器 $AMP1$ は、第1の検出電圧 V_{d1} が基準電圧 V_{r1} に等しくなるように電圧制御トランジス

タM1のゲート電圧を制御する。その結果、出力電圧 V_{o1} は $V_{r1} \times (R1 + R2) / R2$ となる。なお、 $R1$ は抵抗 $R1$ の抵抗値を、 $R2$ は抵抗 $R2$ の抵抗値をそれぞれ示している。クロック発生回路25で生成される各クロック信号CLK1~CLK3は、例えば図2のようになる。図2から分かるように、クロック信号CLK1とクロック信号CLK2は逆位相の関係にあり、クロック信号CLK1がローレベルのときはスイッチ素子SW1がオンし、クロック信号CLK2がハイレベルのときにスイッチ素子SW4がオンするため、スイッチ素子SW1とスイッチ素子SW4は同時にオン又はオフする。

【0024】

また、クロック信号CLK3がローレベルのときスイッチ素子SW2とスイッチ素子SW3がそれぞれオンする。スイッチ素子SW1とスイッチ素子SW4がそれぞれオンすると、コンデンサC2は定電圧回路部2の出力電圧 V_{o1} で充電され、スイッチ素子SW2とスイッチ素子SW4がそれぞれオンすると、コンデンサC2の電圧がコンデンサC1に加算され、該加算された電圧でコンデンサC3を充電するため、コンデンサC3の電圧は定電圧回路部2の出力電圧 V_{o1} を2倍した電圧になり、該電圧がチャージポンプ回路部3の出力電圧 V_{o2} になる。

【0025】

チャージポンプ回路部3の出力電圧 V_{o2} が定電圧回路部2の出力電圧 V_{o1} の2倍になるため、図3で示すように、チャージポンプ回路部3の出力電流 i_{o2} は、定電圧回路部2の出力電流 i_{o1} の半分になる。なお、図3は、出力電圧 V_{o1} と出力電流 i_{o1} との関係及び出力電圧 V_{o2} と出力電流 i_{o2} との関係をそれぞれ示した図であり、図3において、OUT1で示した特性は出力電圧 V_{o1} と出力電流 i_{o1} との関係を示し、OUT2で示した特性は出力電圧 V_{o2} と出力電流 i_{o2} との関係を示している。

【0026】

定電圧回路部2の出力電流 i_{o1} が、図3で示す i_1 まで増加すると、演算増幅器AMP2の反転入力端の電圧が第1の検出電圧 V_{d1} を超え、電流制御トランジスタM3がオンして電圧制御トランジスタM1のゲート電圧を上昇させる。

このため、定電圧回路部 2 の出力電圧 V_{o1} を低下させると共に、電圧制御トランジスタ $M1$ から出力される電流 i_{o1} の増加を抑える。また、定電圧回路部 2 の出力電圧 V_{o1} が低下すると、第 1 の検出電圧 V_{d1} も低下することから、電圧制御トランジスタ $M1$ から出力される電流 i_{o1} が減少し始める。

【0027】

図 3 で示すように、定電圧回路部 2 の出力電圧 V_{o1} が 0 V まで低下しても、出力電流 i_{o1} は i_2 までしか減少しないようにしている。これは、過電流保護回路部 12 で出力電流 i_{o1} を 0 A まで絞ってしまうと、定電圧回路部 2 の出力電圧 V_{o1} が 0 V から立ち上がる際に、定電圧回路部 2 の出力電圧 V_{o1} が立ち上がらなくなってしまう可能性があるからである。定電圧回路部 2 の出力電圧 V_{o1} が 0 V のとき、出力電流 i_{o1} として i_2 の電流が流れるようにするために、演算増幅器 AMP 2 の反転入力端には正のオフセット電圧が発生するようにしてある。同様に、演算増幅器 AMP 3 の反転入力端には正のオフセット電圧が発生するようにしてあり、オフセット電圧を発生させる方法としては、演算増幅器 AMP 2 及び AMP 3 の各 2 つの入力に使用されているトランジスタのサイズを変える方法等がある。

【0028】

一方、チャージポンプ回路部 3 の出力電圧 V_{o2} が低下した場合、又は定電圧回路部 2 の出力電流 i_{o1} が増加した場合に、演算増幅器 AMP 3 の反転入力端の電圧が非反転入力端の電圧よりも大きくなると、演算増幅器 AMP 3 の出力電圧は低下し電流制御トランジスタ $M4$ のゲート電圧が低下することから、電流制御トランジスタ $M4$ はオンし、電圧制御トランジスタ $M1$ のゲート電圧を上昇させて定電圧回路部 2 の出力電流 i_{o1} を減少させる。このため、定電圧回路部 2 の出力電圧 V_{o1} も低下してチャージポンプ回路部 3 の出力電圧 V_{o2} も低下し、更に定電圧回路部 2 の出力電流 i_{o1} を減少させる。

【0029】

定電圧回路部 2 の出力電圧 V_{o1} が所定の値である間、及び定電圧回路部 2 の出力電圧 V_{o1} がチャージポンプ回路部 3 の出力電圧 V_{o2} よりも小さい間は、第 1 の検出電圧 V_{d1} を第 2 の検出電圧 V_{d2} よりも小さくなるように抵抗 $R1$

と抵抗R2、及び抵抗R4と抵抗R5の各抵抗値が設定されている。このことから、図2で示すように、定電圧回路部2の出力電圧 V_{o1} とチャージポンプ回路部3の出力電圧 V_{o2} が同じになる電圧 V_{s1} までは、演算増幅器AMP2と電流制御トランジスタM3で構成された第1の過電流保護回路部が作動する。

【0030】

また、チャージポンプ回路部3の第2の出力端子OUT2が接地電圧に短絡した場合のように、チャージポンプ回路部3の出力電圧 V_{o2} が定電圧回路部2の出力電圧 V_{o1} よりも低下すると、演算増幅器AMP3と電流制御トランジスタM4で構成された第2の過電流保護回路部が作動する。このため、定電圧回路部2の出力電圧 V_{o1} を電圧 V_{s1} 以下に低下させることができ、出力電流 i_{o1} も電流値 i_2 まで低下させることができる。なお、PMOSトランジスタM2及び抵抗R3は電流検出回路部を、抵抗R1及びR2は第1の出力電圧検出回路部を、抵抗R4及びR5は第2の出力電圧検出回路部をそれぞれなしている。また、図1において、定電流回路部2、及びコンデンサC1～C3を除いたチャージポンプ回路部3は、少なくとも1つのICに集積することができる。

【0031】

このように、本第1の実施の形態におけるDC-DCコンバータは、チャージポンプ回路部3の出力電圧 V_{o2} が定電圧回路部2の出力電圧 V_{o1} よりも低下すると、演算増幅器AMP3と電流制御トランジスタM4で構成された第2の過電流保護回路部によって、定電圧回路部2の出力電圧 V_{o1} を電圧 V_{s1} 以下に低下させ出力電流 i_{o1} も所望の電流値 i_2 まで低下させるようにした。このことから、チャージポンプ回路部3の第2の出力端子OUT2が接地電圧に短絡した場合でも、チャージポンプ回路部3から出力される電流 i_{o2} を所望の電流値 i_2 まで低下させることができ、信頼性の向上を図ることができる。

【0032】

【発明の効果】

上記の説明から明らかなように、本発明のDC-DCコンバータによれば、チャージポンプ回路部の出力電圧を検出して、過電流保護を行う第2の過電流保護回路部を設け、チャージポンプ回路部の出力電圧が定電圧回路部の出力電圧以下

に低下した場合に、第2の過電流保護回路部を作動させるようにした。このことから、チャージポンプ回路部の第2の出力端子が接地電圧に短絡された場合でも、チャージポンプ回路部からの出力電流を、定電圧回路部の第1の出力端子が接地電圧に短絡されたときと同じ電流値まで低下させることができ、信頼性の向上を図ることができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態におけるDC-DCコンバータの例を示した回路図である。

【図2】 図1のクロック発生回路25から出力される各クロック信号の例を示したタイミングチャートである。

【図3】 図1の第1及び第2の各出力端子OUT1, OUT2における出力電圧と出力電流のそれぞれの関係を示した図である。

【図4】 従来のDC-DCコンバータの例を示した図である。

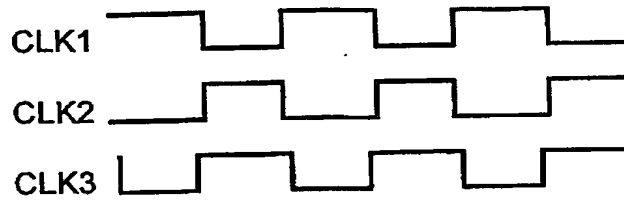
【図5】 図4の出力端子OUTa及びOUTbにおける出力電圧と出力電流のそれぞれの関係を示した図である。

【符号の説明】

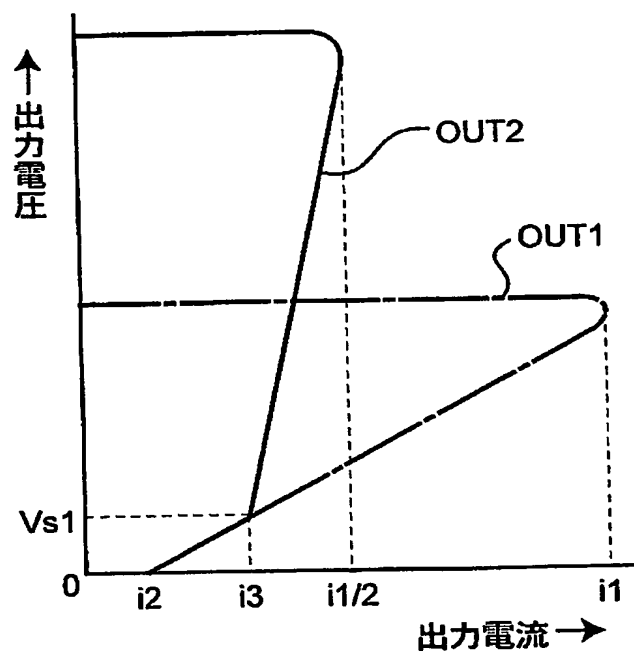
- 1 電源回路
- 2 定電圧回路部
- 3 チャージポンプ回路部
 - 11 電圧制御部
 - 12 過電流保護回路部
- 21 基準電圧発生回路
- 25 クロック発生回路
- AMP1～AMP3 演算増幅器
- M1 電圧制御トランジスタ
- M2 PMOSトランジスタ
- M3, M4 電流制御トランジスタ
- SW1～SW4 スイッチ素子
- C1～C3 コンデンサ

R 1 ～ R 5 抵抗

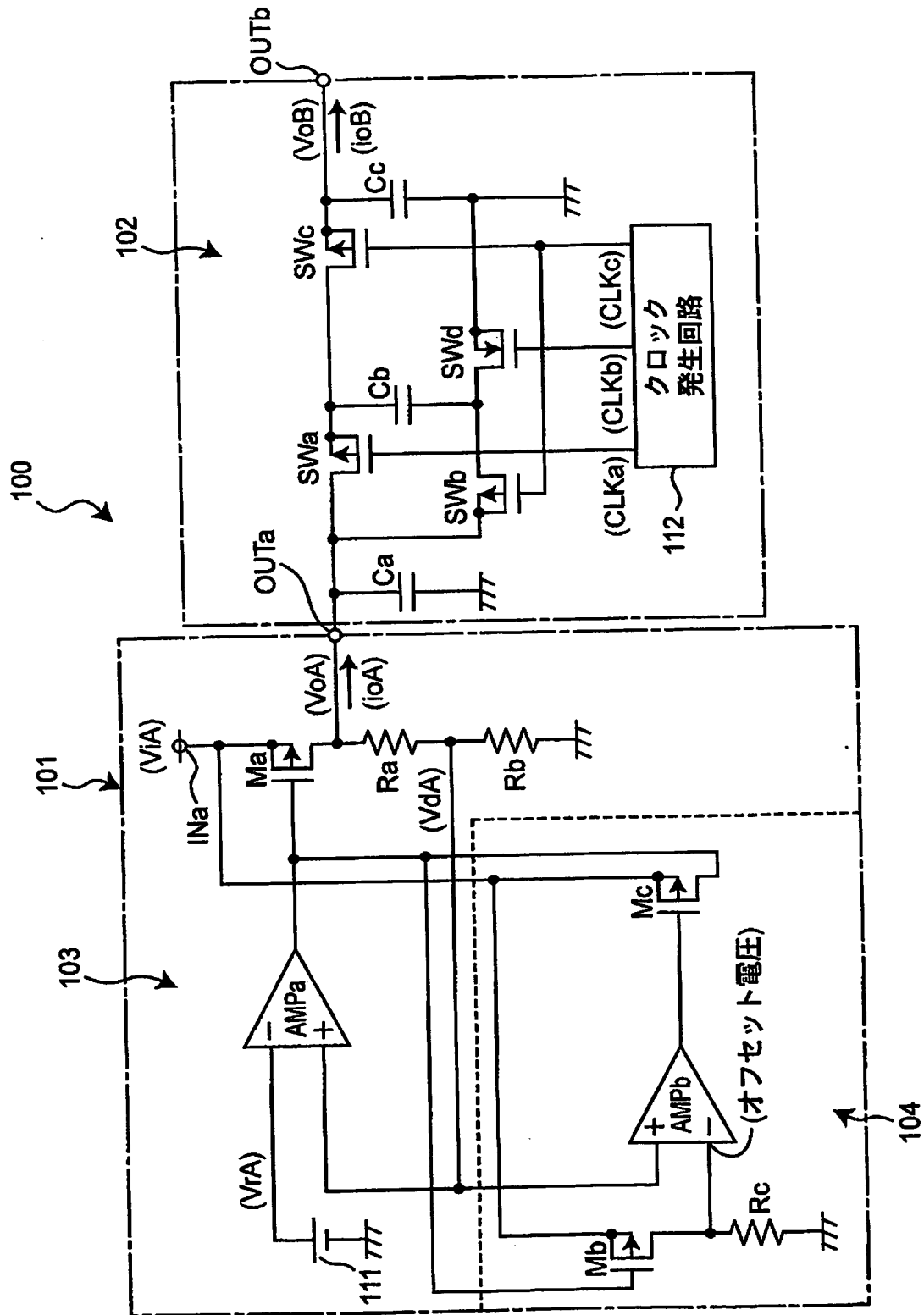
【図 2】



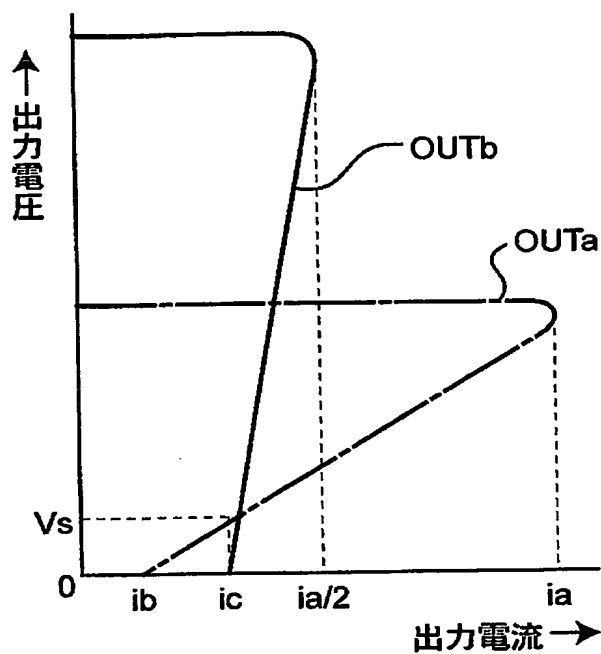
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 チャージポンプ回路部の出力端子が接地電圧に短絡した場合でも、チャージポンプ回路部から出力される電流を所望の電流値まで低下させることのできる過電流保護回路を有する、前段に定電圧回路を備えたチャージポンプ式のDC-DCコンバータを得る。

【解決手段】 チャージポンプ回路部3の出力電圧 V_o2 が定電圧回路部2の出力電圧 V_o1 よりも低下すると、演算増幅器AMP3と電流制御トランジスタM4で構成された第2の過電流保護回路部によって、定電圧回路部2の出力電圧 V_o1 を電圧 V_{s1} 以下に低下させ出力電流 i_o1 も所望の電流値 i_2 まで低下させるようにした。

【選択図】 図1

特願 2003-109217

出願人履歴情報

識別番号

[000006747]

1. 変更年月日

2002年 5月17日

[変更理由]

住所変更

住 所

東京都大田区中馬込1丁目3番6号

氏 名

株式会社リコー